

**PROVA SCRITTA DI ARCHITETTURE DEI SISTEMI DI ELABORAZIONE INNOVATIVI DEL 15/2/2011****(Tempo: 3 ore)**

Si realizzi un sistema a controllo micro-programmato dotato di una RAM di 8G locazioni a 32 bit, di un registro accumulatore a 64 bit e di un flag E. La RAM è logicamente divisa in  $2^N$  RAM, con  $1 \leq N \leq 32$ , aventi tutte lo stesso contenuto.

Il sistema deve essere in grado di eseguire, oltre all'operazione di FETCH, il seguente repertorio di istruzioni:

- **STORE X:** L'istruzione memorizza nelle locazioni di indirizzo X e X+1 di tutte le RAM logiche il contenuto dell'accumulatore caricando, in particolare, nella locazione di indirizzo X i 32 bit meno significativi e in X+1 i 32 bit più significativi dell'accumulatore. Si noti che X non è un indirizzo assoluto di memoria ma è una posizione all'interno della RAM logica. Se il valore di X o di il valore di X+1 eccede la dimensione della RAM logica, l'istruzione pone a 1 il flag E; altrimenti pone il bit di flag E a 0.
- **SET\_SIZE N:** L'istruzione imposta a  $2^N$  il numero di RAM logiche in cui suddividere la RAM. Se tale numero è inferiore rispetto al numero di RAM logiche in cui era precedentemente suddivisa la RAM, l'istruzione riempie le nuove locazioni con "0".
- **CHECK\_RAM:** L'istruzione controlla la validità dell'attuale configurazione delle RAM. In particolare, verifica che il contenuto di tutte le RAM logiche sia identico. In caso positivo, pone a 0 il flag E, altrimenti riporta nell'accumulatore l'indirizzo assoluto del primo dato scorretto rilevato e pone a 1 il flag E.

*Esempio*

Si consideri, per semplicità, una RAM di 16 locazioni e si assuma  $N = 2$ . In figura è riportato un esempio di possibile configurazione della RAM, con evidenziate le separazioni tra le 4 RAM logiche.

23F0	045F	71F4	10F1	23F0	045F	71F4	10F1	23F0	045F	71F4	10F1	23F0	045F	71F4	10F1
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Al termine dell'esecuzione di **STORE 2**, se l'accumulatore contiene il numero esadecimale "0FF2 1034", la configurazione della RAM sarà:

23F0	045F	1034	0FF2	23F0	045F	1034	0FF2	23F0	045F	1034	0FF2	23F0	045F	1034	0FF2
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Al termine dell'esecuzione di **SET\_SIZE 3**, la configurazione della RAM sarà:

23F0	045F	1034	0FF2	0000	0000	0000	0000	23F0	045F	1034	0FF2	0000	0000	0000	0000
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Al termine dell'esecuzione di **SET\_SIZE 1**, la configurazione della RAM sarà:

23F0	045F	23F0	045F	23F0	045F	23F0	045F	23F0	045F	23F0	045F	23F0	045F	23F0	045F
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Si assuma che N valga 2 e che la configurazione della RAM sia:

23F0	045F	71F4	10F1	23F0	045F	71F4	10F1	23F0	043F	71F4	10F1	23F0	045F	71F4	10F1
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Al termine dell'esecuzione di **CHECK\_RAM**, l'accumulatore conterrà il valore "9" e il bit E varrà 1.